



Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets



Bescheinigung

Certificate

Attestation

J.D.  
8/22/01

Die angehefteten Unterla-  
gen stimmen mit der  
ursprünglich eingereichten  
Fassung der auf dem näch-  
sten Blatt bezeichneten  
europäischen Patentanmel-  
dung überein.

The attached documents  
are exact copies of the  
European patent application  
described on the following  
page, as originally filed.

Les documents fixés à  
cette attestation sont  
conformes à la version  
initialement déposée de  
la demande de brevet  
européen spécifiée à la  
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

00830115.2

Der Präsident des Europäischen Patentamts;  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

I.L.C. HATTEN-HECKMAN

DEN HAAG, DEN  
THE HAGUE,  
LA HAYE, LE

15/02/01

**THIS PAGE BLANK (USPTO)**



Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets

**Blatt 2 der Bescheinigung  
Sheet 2 of the certificate  
Page 2 de l'attestation**

Anmeldung Nr.:  
Application no.:  
Demande n°: 00830115.2

Anmeldetag:  
Date of filing:  
Date de dépôt: 18/02/00

Anmelder:  
Applicant(s):  
Demandeur(s):  
STMicroelectronics S.r.l.  
20041 Agrate Brianza (Milano)  
ITALY

Bezeichnung der Erfindung:  
Title of the invention:  
Titre de l'invention:

Electronic device for the recording/reproduction of voice data

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

Staat:  
State:  
Pays:

Tag:  
Date:  
Date:

Aktenzeichen:  
File no.  
Numéro de dépôt:

Internationale Patentklassifikation:  
International Patent classification:  
Classification internationale des brevets:  
G11C7/16, G06F12/02, G06F3/16

Am Anmeldetag benannte Vertragsstaaten:  
Contracting states designated at date of filing: AT/BE/CH/CY/DE/DK/ES/FI/FR/GB/GR/IE/IT/LI/LU/MC/NL/PT/SE/UK  
Etats contractants désignés lors du dépôt:

Bemerkungen:  
Remarks:  
Remarques:

The original title of the application in Italian reads as follows:  
Dispositivo elettronico per la registrazione/riproduzione di dati vocali.

**THIS PAGE BLANK (USPTO)**

DISPOSITIVO ELETTRONICO PER LA REGISTRAZIONE/  
RIPRODUZIONE DI DATI VOCALI

La presente invenzione riguarda un dispositivo  
5 elettronico per la registrazione/riproduzione di dati  
vocali. Il dispositivo elettronico secondo l'invenzione  
consente inoltre l'editazione di messaggi vocali regi-  
strati.

Come è noto, sul mercato sono presenti dispositivi  
10 elettronici di tipo discreto per la registrazio-  
ne/riproduzione dei dati vocali provenienti da un uten-  
te. In dettaglio, questi dispositivi noti convertono i  
dati vocali in segnale analogici che, a loro volta, so-  
no convertiti in una pluralità di segnali digitali. La  
15 pluralità di segnali digitali è poi immagazzinata in  
una memoria, ad esempio di tipo DRAM, da cui viene suc-  
cessivamente prelevata per essere riconvertita nel se-  
gnale analogico che viene inviato ad un altoparlante  
per riprodurre il messaggio vocale iniziale.

20 Sono noti, inoltre, dispositivi elettronici di ti-  
po integrato per la registrazione/riproduzione di dati  
vocali, i quali processano direttamente il segnale ana-  
logico correlato al messaggio vocale dell'utente, senza  
convertirlo in forma digitale. In particolare, il se-  
25 gnale analogico viene campionato ad una prefissata fre-

- 2 -

quenza di campionamento e la pluralità di campioni analogici così ottenuti è sequenzialmente immagazzinata in una memoria non volatile analogica. La pluralità di campioni analogici è poi inviata ad un altoparlante per  
5 la riproduzione del messaggio vocale iniziale.

Entrambi questi dispositivi noti presentano tuttavia l'inconveniente di richiedere una complessità circuitale sempre più elevata, e di conseguenza costi sempre più elevati, all'aumentare della capacità di memoria richiesta per l'immagazzinamento dei dati. Quando  
10 detto è particolarmente vero per i dispositivi di tipo discreto, nei quali una complessità circuitale sempre più elevata si traduce in un aumento di costi ancora più elevato che in un sistema integrato. Inoltre, i  
15 dispositivi noti di tipo discreto che utilizzano memorie DRAM presentano consumi piuttosto elevati, in quanto devono rimanere sempre accesi per evitare la perdita completa dei dati immagazzinati nella memoria DRAM stessa.

20 Il problema tecnico che sta alla base della presente invenzione è quello di realizzare un dispositivo elettronico per la registrazione/riproduzione di dati vocali che superi le limitazioni e gli inconvenienti precedentemente indicati con riferimento alla tecnica  
25 nota.

Il problema tecnico è risolto da un dispositivo elettronico come definito nella rivendicazione 1.

Le caratteristiche ed i vantaggi del dispositivo elettronico secondo l'invenzione risulteranno dalla descrizione, fatta qui di seguito, di un esempio di realizzazione dato a titolo indicativo e non limitativo con riferimento al disegno allegato, nel quale:

- la figura 1 mostra uno schema a blocchi del dispositivo elettronico per la registrazione/riproduzione di dati vocali secondo l'invenzione; e

- le figure 2 e 3 presentano schemi di flusso relativi al funzionamento del dispositivo di figura 1.

Il dispositivo elettronico 1 ha la funzione di registrare e riprodurre dati vocali, ed è anche in grado di eseguire la cancellazione e l'editazione ("editing") di messaggi vocali. Il dispositivo elettronico 1, mostrato in figura 1, è integrato in una piastrina 50 di materiale semiconduttore e comprende una unità di comando 3, realizzata ad esempio tramite un microprocessore o un microcontrollore, una unità di conversione di segnale 4, ed una unità di memoria non volatile 5. Le unità 3, 4 e 5 sono collegate fra loro tramite un bus centrale 6, attraverso cui avviene lo scambio di dati ed istruzioni, sotto forma di segnali digitali, fra le varie unità. Il bus centrale 6 può anche includere

un'unità di arbitraggio bus 6a ("bus arbiter") che coordina l'accesso delle unità 3, 4, 5 al bus centrale 6 in modo da evitare conflitti fra di esse. Questa struttura del dispositivo elettronico 1 fa sì che  
5 l'implementazione di ciascuna unità sia indipendente dalle altre.

Più dettagliatamente, l'unità di comando 3 include una unità di elaborazione centrale 7 ("CPU") che ha funzioni logiche, aritmetiche e di controllo; una memoria  
10 ROM ("read only memory") 8, disponibile all'accensione del dispositivo elettronico 1 e in cui sono memorizzati permanentemente dati ed istruzioni utilizzati dall'unità di elaborazione centrale 7 per gestire il funzionamento del dispositivo elettronico 1;  
15 e una memoria RAM 9 ("random access memory") per la lettura e scrittura temporanea di dati ed istruzioni. In dettaglio, la memoria RAM 9 è suddivisa in due banchi di memoria 10, 11, ciascuno suddiviso, a sua volta, in una pluralità di moduli di memoria 12 accessibili  
20 singolarmente. In particolare, i moduli di memoria 12 aventi indirizzi più bassi sono destinati all'immagazzinamento di dati mentre i moduli di memoria con indirizzi più alti possono essere utilizzati per immagazzinare programmi di prelievo ("fetch") di istru-



- 5 -

zioni dall'unità di elaborazione centrale 7 o rimanere disponibili per l'immagazzinamento di dati.

L'unità di comando 3 comprende, inoltre, un primo circuito di interfaccia 13, che coordina lo scambio di  
5 dati ed istruzioni fra l'unità di comando 3 e il bus centrale 6 ed è ad esempio implementato tramite un circuito a DMA ("Direct Memory Access") a 16 bit. Il primo circuito di interfaccia 13 è collegato al bus centrale 6 tramite un primo bus locale 14. L'unità di comando 3  
10 può anche includere un secondo circuito di interfaccia 15, di tipo seriale, che coordina lo scambio di informazioni e di software fra l'unità di comando 3 stessa e dispositivi o calcolatori esterni 45 per l'esecuzione di applicazioni di utente.

15 L'unità di comando 3 può inoltre essere collegata ad una unità alfanumerica di visualizzazione 40 e ad una tastiera 41. Tramite quest'ultima, l'utente può fornire al dispositivo elettronico 1 opportuni comandi utente tramite segnali di interruzione ("interrupt si-  
20 gnals") per selezionare la funzione desiderata fra quelle implementate dal dispositivo stesso (registrazione, riproduzione, cancellazione, editazione).

Sempre facendo riferimento alla figura 1, l'unità di conversione di segnale 4 comprende un terzo circuito  
25 di interfaccia 18 che coordina lo scambio di dati ed

istruzioni fra l'unità 4 stessa ed il bus dati centrale 6, a cui il terzo circuito di interfaccia 18 è collegato tramite un secondo bus dati locale 19. L'unità di conversione di segnale 4 comprende inoltre un circuito convertitore 20, che implementa un algoritmo di compressione/decompressione dati a modulazione di codice ad impulsi di tipo differenziale (ADPCM-"adaptive differential pulse-code modulation"), noto in letteratura, ed una prima ed una seconda memoria RAM tampone ("RAM buffer") 21, 22 collegate al bus centrale 6 tramite un terzo bus locale 24. L'unità di conversione di segnale 4 utilizza per l'immagazzinamento dei dati la prima e la seconda memoria RAM tampone 21, 22 in modo alternato, così da ridurre il tempo di uso del bus centrale 6 e il tempo di trasferimento dati, come spiegato più in dettaglio in seguito. Il circuito convertitore 20, realizzato ad esempio tramite un circuito digitale cablato che realizza un algoritmo di compressione digitale di segnale vocale o tramite un DSP ("Digital Signal Processor"), ha un ingresso 20a collegato ad un microfono 42, ed un'uscita 20b collegata ad un altoparlante 43. L'ingresso 20a è collegato al microfono 42 tramite un convertitore di tipo analogico/digitale ed opportuni filtri, mentre l'uscita 2b è collegata all'altoparlante 43 tramite un convertitore di tipo digitale/analogico

- 7 -

ed opportuni filtri. I convertitori ed i filtri non sono mostrati in figura 1 perché di tipo noto.

Inoltre, l'unità di memoria non volatile 5 comprende un dispositivo di memoria 25 realizzato, ad esempio, tramite una memoria digitale flash EEPROM, di tipo multilivello, incorporata ("embedded") nella piastrina 50. Il dispositivo di memoria 25 è collegato ad un quarto circuito di interfaccia 26, che coordina lo scambio di dati ed istruzioni fra l'unità di memoria non volatile 5 ed il bus centrale 6, a cui il quarto circuito di interfaccia 26 è collegato tramite un quarto bus dati locale 27. Questo circuito di interfaccia 26 opera, fra l'altro, la sincronizzazione fra la velocità del dispositivo di memoria 25 e la velocità del bus centrale 6; inoltre esso adatta il formato di blocchi o pacchetti di dati scambiati fra il circuito convertitore 20 e il dispositivo di memoria 25 e implementa una strategia di recupero di comandi persi o non andati a buon fine ("failed").

Come mostrato in figura 1, il dispositivo di memoria 25 è schematicamente suddiviso in due aree di memoria 28, 29. La prima area di memoria 28 è formata da una pluralità di locazioni di memoria 28a, logicamente organizzate come una sequenza di blocchi di dimensione prefissata, per l'immagazzinamento dei dati provenienti

dall'unità di conversione di segnale 4, mentre la seconda area di memoria 29 comprende una prima ed una seconda sotto-area 30, 31. In particolare, nella prima sotto-area 30 è immagazzinata una lista di indirizzi  
5 delle locazioni di memoria 28a libere nella prima area di memoria 28, mentre nella seconda sotto-area 31 è immagazzinata una lista puntatori per memorizzare la sequenza con cui devono essere lette le locazioni di memoria 28a della prima area di memoria 28, durante la  
10 riproduzione.

I bus locali 14, 19, 24 e 27 sono organizzati gerarchicamente; in particolare il primo e il terzo bus locale 14 e 24 hanno un accesso privilegiato al bus centrale 6 in quanto garantiscono il collegamento con  
15 l'unità di elaborazione centrale 7 e il circuito convertitore 20, che sono di importanza fondamentale per il funzionamento del dispositivo elettronico 1.

Il funzionamento del dispositivo elettronico 1 verrà ora descritto con riferimento alle figure 2 e 3.

20 Inizialmente, figura 2, il microfono 42 converte i messaggi vocali provenienti da un utente in segnali analogici e fornisce questi ultimi in ingresso all'unità di conversione di segnale 4 (blocco 100). Il circuito convertitore 20 comprime il segnale analogico  
25 ricevuto ad un predeterminato livello di compressione,

attraverso l'algoritmo ADPCM e genera un flusso ("stream") di segnali digitali (blocco 105). In alternativa, il circuito convertitore 20 può anche implementare differenti algoritmi di compressione e decompressione, ad esempio CELP, MELP, LPC-10, anch'essi noti in letteratura. Il flusso compresso di segnali digitali è poi diviso in blocchi o pacchetti successivi, di dimensione fissa, ad esempio 1kB, blocco 110. In particolare, ciascun blocco di segnali digitali corrisponde ad una porzione del messaggio vocale iniziale di durata pari a 1,024s, se il livello di compressione utilizzato è pari a 8kbps, e di durata pari a 205ms se il livello di compressione utilizzato è pari a 40kbps. Questa organizzazione a blocchi del messaggio vocale iniziale permette di cancellare o di riscrivere porzioni del messaggio stesso semplicemente eliminando o cancellando e riscrivendo i blocchi associati.

Quindi, ciascun blocco di segnali digitali viene memorizzato nelle due memorie RAM tampone 21, 22. In dettaglio, inizialmente, i blocchi di segnali digitali vengono trasferiti ad una prima delle due memorie RAM tampone 21, 22, ad esempio la prima memoria RAM tampone 21, blocco 115. Se il trasferimento di dati non è completato (uscita NO dal blocco 120) quando la prima memoria RAM tampone 21 è piena (uscita NO dal blocco

125), l'unità di comando 3 comanda all'unità di conversione di segnale 4 di operare la commutazione fra la prima e la seconda memoria RAM tampone 21, 22, in modo da effettuare il trasferimento dei dati verso la seconda memoria RAM tampone 22 e contemporaneamente, di inviare al dispositivo di memoria 25 i blocchi immagazzinati nella prima memoria RAM tampone 21, la quale viene così scaricata (blocco 130). Se il trasferimento di dati non è completato (uscita NO dal blocco 135), quando la seconda memoria RAM tampone 22 è piena (uscita NO dal blocco 140), l'unità di comando 3 comanda all'unità di conversione di segnale 4 di attuare la commutazione fra la seconda e la prima memoria RAM tampone 22, 21 e di inviare i blocchi immagazzinati nella seconda memoria RAM tampone al dispositivo di memoria 25 (blocco 145). Il ciclo quindi prosegue nel modo descritto sopra, tornando al blocco 125 fino a quando termina il trasferimento dei blocchi alla prima o alla seconda memoria RAM tampone 21, 22 (uscita SI dal blocco 120, 135), nel qual caso la memoria RAM tampone 21, 22 in quel momento utilizzata invia i dati rimanenti al dispositivo di memoria 25 (blocchi 150, 155).

La memorizzazione dei blocchi all'interno del dispositivo di memoria 25 è gestita dall'unità di comando 3 in base alla lista immagazzinata nella prima sotto-

area 30 e relativa agli indirizzi delle locazioni di memoria 28a libere; in particolare, la memorizzazione può anche essere non sequenziale.

In base alla tabella immagazzinata nella seconda  
5 sotto-area 31, l'unità di comando 3 può anche comandare il prelevamento dei blocchi desiderati presenti all'interno del dispositivo di memoria 25, come mostrato in figura 3. In particolare, inizialmente, i blocchi desiderati vengono letti dal dispositivo di memoria 25  
10 (blocco 180) e vengono inviati alle due memorie RAM tampone 21, 22 e quindi al circuito convertitore 20 in modo analogo a quello appena descritto. Quindi, i blocchi ricevuti dal circuito convertitore 20 vengono riuniti, blocco 200, decompressi, blocco 205, e inviati  
15 all'altoparlante 43 (blocco 210) che riproduce in uscita dal dispositivo elettronico 1 il messaggio vocale iniziale (blocco 215).

I vantaggi ottenibili con il dispositivo elettronico 1 descritto sono i seguenti. In primo luogo, esso  
20 ha una maggiore capacità di memoria a parità di complessità circuitale, e quindi di costi, rispetto ai dispositivi noti precedentemente descritti grazie all'integrazione, sulla stessa piastrina 50, del circuito convertitore 20, che effettua la compressione digitale,

e del dispositivo di memoria 25, di tipo non volatile e multilivello.

Inoltre, l'uso di una memoria non volatile riduce notevolmente i consumi del dispositivo elettronico 1  
5 rispetto al dispositivo noto di tipo discreto in quanto esso può essere spento, senza che si abbia una perdita dei dati immagazzinati nella memoria stessa.

Per di più, il dispositivo elettronico 1 presenta dimensioni piuttosto ridotte e quindi può essere anche  
10 utilizzato in applicazioni di tipo portatile quali ad esempio orologi, agende elettroniche, penne elettroniche e simili.

Inoltre, la memorizzazione a blocchi del messaggio vocale all'interno di una memoria non volatile permette  
15 l'uso del dispositivo elettronico 1 anche quando la memoria si degrada e presenta capacità ridotta. In questo caso, infatti, è sufficiente marcare come inutilizzabili i blocchi corrispondenti all'area di memoria difettosa, ovvero ridurre il tempo di registrazione totale  
20 del dispositivo elettronico 1.

Per di più, la memorizzazione del messaggio vocale in blocchi concatenati rende il dispositivo elettronico 1 in grado di eseguire l'editazione dei messaggi vocali stessi.



Risulta infine chiaro che al dispositivo elettronico qui descritto ed illustrato possono essere apportate numerose modifiche e varianti, tutte rientranti nell'ambito del concetto inventivo, come definito nelle  
5 rivendicazioni allegate.

In particolare, benchè l'invenzione sia stata descritta con particolare riferimento al caso in cui il dispositivo di memoria 25 è realizzato tramite una memoria flash EEPROM di tipo multilivello, essa è parimenti applicabile ad altri tipi di memoria non volatili,  
10 le, ad esempio memorie EPROM o EEPROM di tipo multilivello. Inoltre, il circuito convertitore 20 può essere realizzato utilizzando qualunque tecnologia adatta.

## RIVENDICAZIONI

1. Dispositivo elettronico (1) per la registrazione/riproduzione di dati vocali, comprendente una piastrina (50) di materiale semiconduttore, caratterizzato dal fatto di comprendere:
- una linea di trasmissione principale (6),
  - una unità di comando (3) integrata in detta piastrina (50) e collegata a detta linea di trasmissione principale (6);
  - 10 - una unità di conversione di segnale (4), integrata in detta piastrina (50) e collegata a detta linea di trasmissione principale (6), detta unità di conversione di segnale (4) comprendendo:
    - mezzi di ricezione (20a) riceventi un segnale analogico di ingresso correlato ad un segnale vocale,
    - 15 mezzi di compressione (105) comprimenti detto segnale analogico di ingresso e generanti un primo flusso di segnali digitali compressi;
    - mezzi di prelievo (24) riceventi un secondo flusso di segnali digitali compressi;
    - 20 mezzi di decompressione (205) decomprimenti detto secondo flusso di segnali digitali compressi e generanti un segnale analogico di uscita;
  - una unità di memoria non volatile (5) integrata in
  - 25 detta piastrina (50) e collegata a detta linea di tra-

smissione principale (6), detta unità di memoria non volatile (5) memorizzando detto primo flusso di segnali digitali compressi in locazioni di memoria (28a) e generando detto secondo flusso di segnali digitali compressi in base a primi segnali di comando generati da detta unità di comando (3).

2. Dispositivo secondo la rivendicazione 1, caratterizzato dal fatto che detta unità di comando (3) comprende un microprocessore.

10 3. Dispositivo secondo la rivendicazione 1, caratterizzato dal fatto che detta unità di comando (3) comprende un microcontrollore.

4. Dispositivo secondo una qualsiasi delle rivendicazioni 1-3, caratterizzato dal fatto che detta unità di conversione di segnale (4) comprende:

15 - un circuito convertitore (20) collegato ad detti detti mezzi di ricezione (20a); e  
- mezzi di memorizzazione temporanea (21, 22) memorizzanti temporaneamente detti primo e secondo flusso di  
20 segnali digitali compressi.

5. Dispositivo secondo le rivendicazioni 2 o 3, caratterizzato dal fatto che detto circuito convertitore (20) comprende mezzi divisori (110) generanti blocchi di segnali digitali di dimensione fissa, ciascun

blocco di segnali digitali comprendendo una porzione di durata prefissata di detto segnale vocale.

6. Dispositivo secondo la rivendicazione 5, caratterizzato dal fatto che detti mezzi di memorizzazione temporanea (21, 22) comprendono una prima ed una seconda memoria tampone (21, 22), e dal fatto che detta unità di conversione di segnale (4) comprende mezzi di comando (115-155) controllanti il trasferimento di detti blocchi di segnali digitali in modo alternato a detta prima e seconda memoria tampone (21, 22) in base a secondi segnali di comando forniti da detta unità di comando (3).

7. Dispositivo secondo la rivendicazione 6, caratterizzato dal fatto che detta prima e seconda memoria tampone (21, 22) sono di tipo RAM.

8. Dispositivo secondo la rivendicazione 6 o 7, caratterizzato dal fatto che detti mezzi di comando (115-155) comprendono:

mezzi di trasferimento (115) di primi blocchi di segnali digitali a detta prima memoria tampone (21);

primi mezzi di rilevamento di riempimento (125) di detta prima memoria tampone (21);

primi mezzi di commutazione di trasferimento (130) per trasferire secondi blocchi di segnali digitali a detta seconda memoria tampone (22) e inviare detti pri-

mi blocchi di segnali digitali a detta unità di memoria non volatile (5);

secondi mezzi di rilevamento di riempimento (140) di detta seconda memoria tampone (21); e

5        secondi mezzi di commutazione di trasferimento (145) per trasferire terzi blocchi di segnali digitali a detta prima memoria tampone (21) e inviare detti secondi blocchi di segnali digitali a detta unità di memoria non volatile (5).

10        9. Dispositivo secondo una qualsiasi delle rivendicazioni precedenti, caratterizzato dal fatto che detta unità di memoria non volatile (5) comprende un dispositivo di memoria (25) avente:

- una prima area di memoria (28) memorizzante detto  
15        primo flusso di segnali digitali in dette locazioni di memoria (28a); e

- una seconda area di memoria (29) memorizzante informazioni di occupazione di dette locazioni di memoria (28a) di detta prima area di memoria (28).

20        10. Dispositivo secondo la rivendicazione 9, caratterizzato dal fatto che detta seconda area di memoria (29) comprende una prima ed una seconda sotto-area (30, 31), detta prima sotto-area (30) memorizzando indirizzi di locazioni di memoria (28a) libere e detta

seconda sotto-area (31) memorizzando puntatori di sequenza di lettura.

11. Dispositivo secondo la rivendicazione 9, caratterizzato dal fatto che detto dispositivo di memoria  
5 (25) comprende una memoria digitale flash EEPROM di tipo multilivello.

12. Metodo di registrazione/riproduzione di dati vocali, caratterizzato dal fatto di comprendere le fasi di:

10 ricevere (100) un segnale analogico di ingresso correlato ad un segnale vocale,

comprimere (105) detto segnale analogico di ingresso;

generare (110) un primo flusso di segnali digitali  
15 compressi;

trasferire (115) detto primo flusso di segnali digitali compressi a mezzi di memorizzazione temporanea (21, 22);

inviare (130) detto primo flusso di segnali digitali compressi da mezzi di memorizzazione temporanea  
20 (21, 22) ad una unità di memoria non volatile integrata (5);

trasferire (180) un secondo flusso di segnali digitali compressi da detta unità di memoria non volatile

integrata (5) a detti mezzi di memorizzazione temporanea (21, 22);

inviare detto secondo flusso di segnali digitali compressi ad un circuito convertitore (200);

5       decomprimere (205) detto secondo flusso di segnali digitali compressi; e

generare (215) un segnale analogico di uscita.

13. Metodo secondo la rivendicazione 12, caratterizzato dal fatto che detta fase di generare (110) un  
10       primo flusso di segnali digitali compressi comprende la fase di dividere un segnale analogico di ingresso compresso in blocchi di segnali digitali di dimensione fissa, ciascun blocco di segnali digitali comprendendo una porzione di durata prefissata di detto segnale vo-  
15       cale.

14. Metodo secondo la rivendicazione 13, caratterizzato dal fatto che detta fase di trasferire (115) detto primo flusso di segnali digitali compressi a mezzi di memorizzazione temporanea (21, 22) comprende le  
20       fasi di:

trasferire (115) primi blocchi di segnali digitali ad una prima memoria tampone (21);

rilevare una condizione di riempimento (125) di detta prima memoria tampone (21);

trasferire secondi blocchi di segnali digitali ad una seconda memoria tampone (22) e inviare detti primi blocchi di segnali digitali a detta unità di memoria non volatile integrata (5);

5        rilevare una condizione di riempimento (140) di detta seconda memoria tampone (21); e

trasferire terzi blocchi di segnali digitali a detta prima memoria tampone (21) e inviare detti secondi blocchi di segnali digitali a detta unità di memoria  
10 non volatile (5).



- 1 -

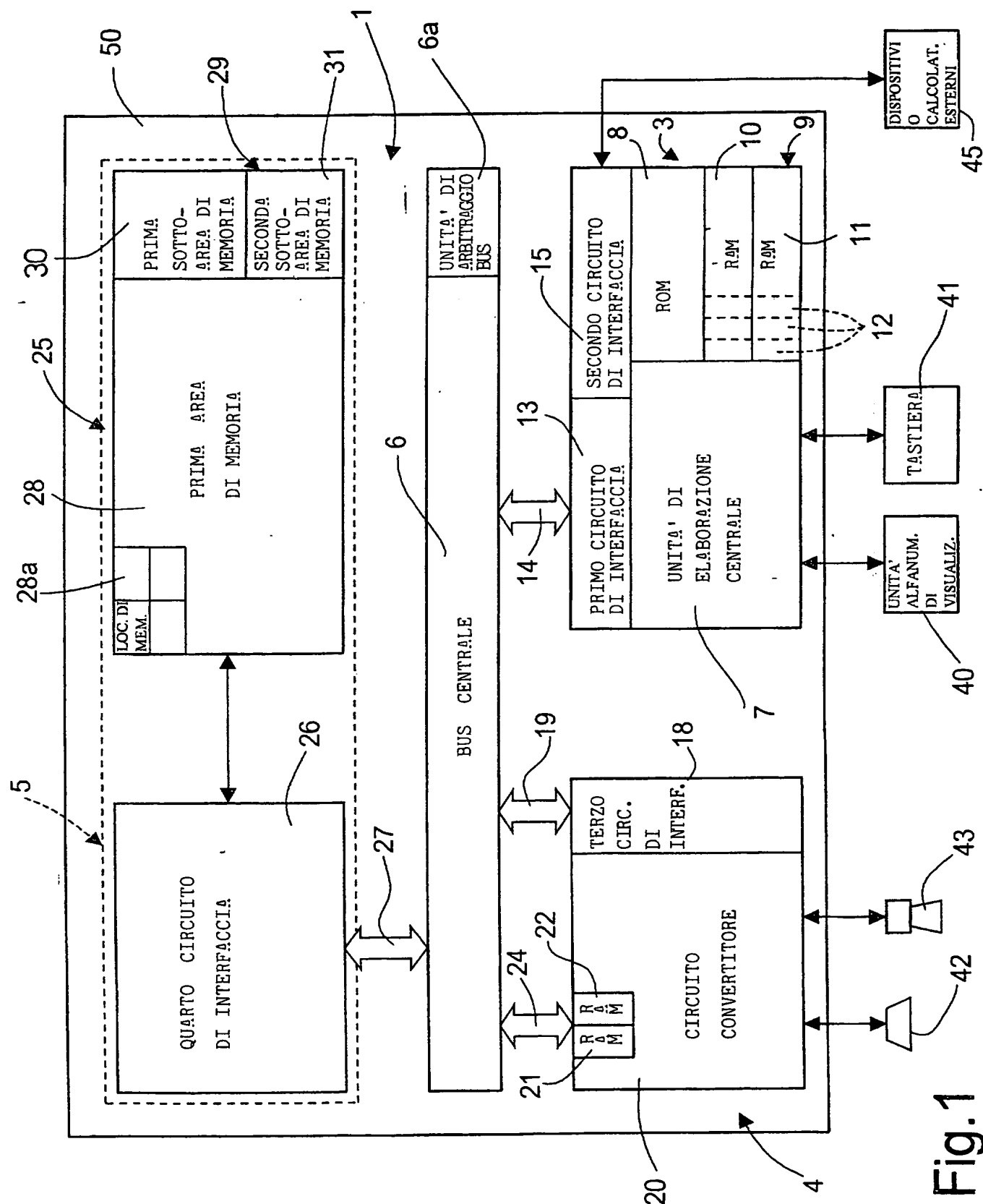
## RIASSUNTO

Il dispositivo elettronico (1) è integrato in una piastrina (50) di materiale semiconduttore, e comprende  
5 una unità di comando (3), una unità di conversione di segnale (4) ed una unità di memoria non volatile (5) collegate fra loro tramite una linea di trasmissione principale (6). L'unità di conversione di segnale (4) è  
10 atta a ricevere in ingresso un segnale analogico correlato ad un segnale vocale, e a generare in uscita un flusso di segnali digitali opportunamente compressi. Il  
flusso di segnali digitali compressi è poi memorizzato in locazioni di memoria prestabilite della unità di memoria non volatile (5) in base ad segnali di comando  
15 generati dall'unità di comando (3). Durante la riproduzione, i segnali digitali compressi memorizzati nella unità di memoria non volatile (5) vengono forniti alla unità di conversione di segnale (4) che li decompone e li invia ad un altoparlante (43).

20

Fig. 1

**THIS PAGE BLANK (USPTO)**



2 / 3

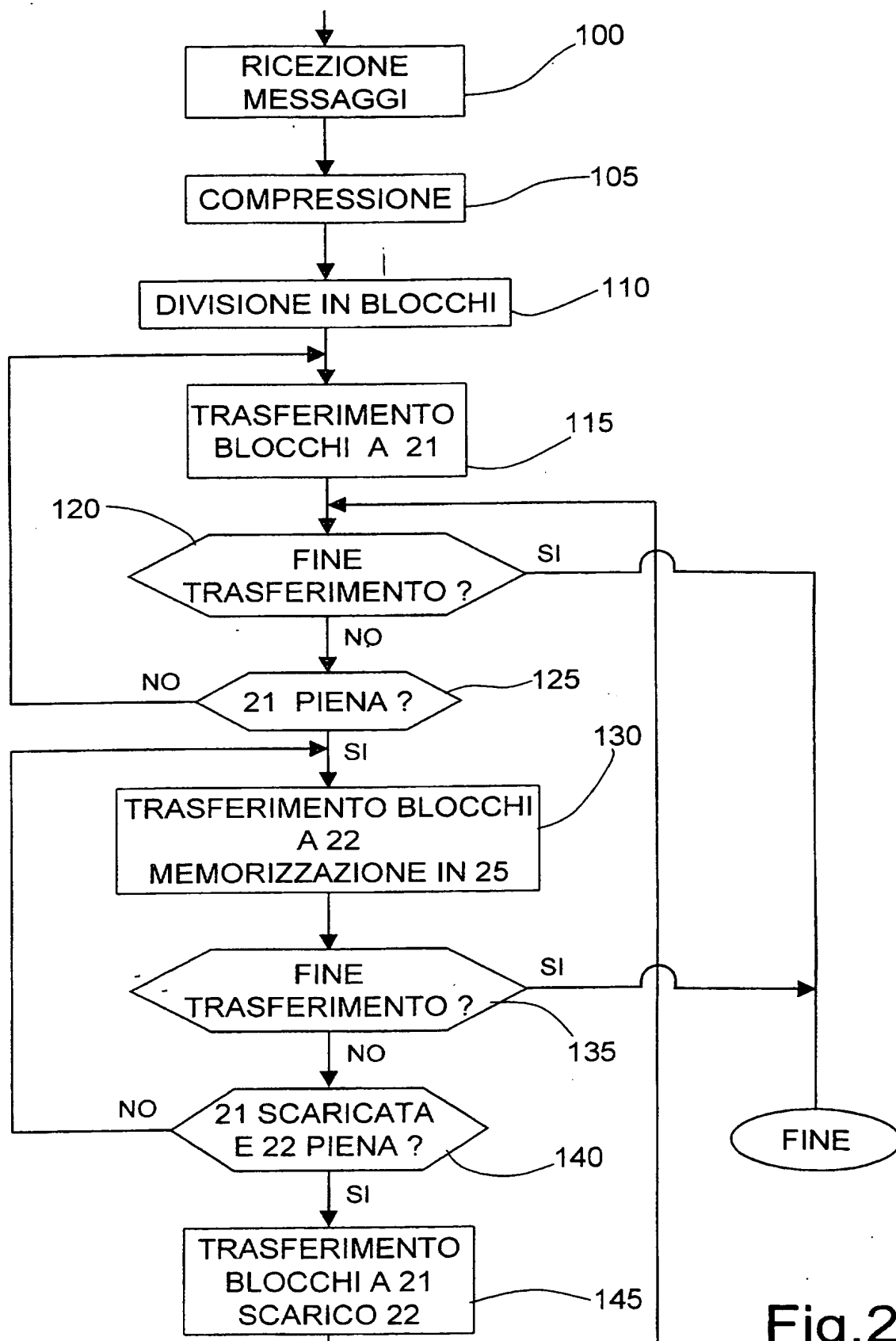


Fig.2

3 / 3

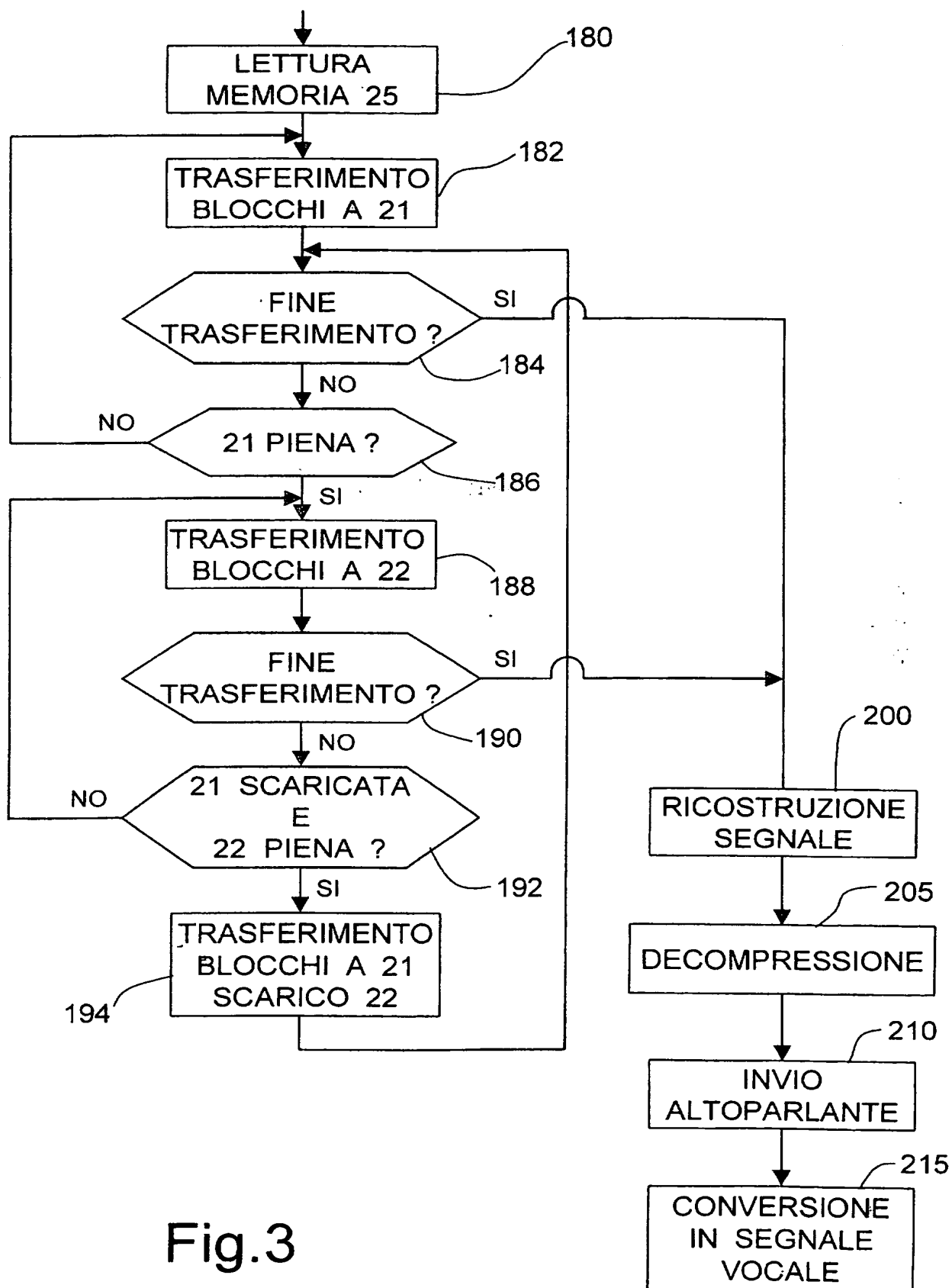


Fig.3

**THIS PAGE BLANK (USPTO)**